

U 923 SIO Lab配置 说明

版本号: 1.1

第1页共7页





<i></i> ,	硬件说明	3
<u> </u>	软件界面操作说明	4

第2页共7页



一、 硬件说明

- 1. U 923面板A2B接口拥有MAIN和SLAVE,常用仿真节点模拟时,使用MAIN端的4个接口。
 - a) 模拟主节点时,使用MAIN的BNBP引脚
 - b) 模拟从节点时,使用MAIN的ANAP引脚
 - c) 拥有2组外部输入输出接口,数字 OPTICAL和3.5mm ANALOG接口
 - d) 模拟主节点时,总线电压5V-8V旋钮可调
 - e) 设备采用DC12V供电



M <mark>egaSig</mark> u	923	ОРТ	ICAL	ANALOG		
A ² B MAIN	A ² B SLAVE	IN	OUT			
AN AP BP BN	AN AP			and the second		

U923面板



二、 软件界面操作说明

1. 此说明为使用SIO Lab软件里A2B模块具体说明使用,其他使用操作可参考SIO Lab手册

①打开SIO Lab软件,软件分为输出和输入两组配置。选择连接方式: A2B,以及对应U923设备选择增加测试项目



②点击选Advanced Setting,此处配置A2B模块的参数设置

Ele Language Panert Pamete Hale					
nie Language Report Remote neip					
MegaSig +					
Signal Path: Signal Path 0					
Add Test	Delete Test				
Output Configuration					
Connector					
A2D Penice	👰 A2B Advanced			×	
U 923	Audio	Clocks	Bit Clock Edge Sync	120	
Output Channel Control	Single Data Line (TDM)	Master Clk Source: Internal	Outu Pising IV	ADD Could LCOMM2	
Ch11 Enable	01020304		Outs. Rising	Azb senai: COMIS	
Ch12, V Enable	Channeles R and MCR Start	Master Clk Rate: 49.152M Hz	Audio I/O Interface Disable	A2B Configuration File & C:\Users\	
Ch13, 🗹 Enable			Thi Country Loss Changel		
Ch14, 🗹 Enable	Format: Custom 🗸		Analog Left 1 1		
Ch15, 🗹 Enable 🗸		AO Bit & Frame Dir: Out	Analog Right 1 1		
Advanced Setting	Justification: Left Justified 🗸		Optical Leff 1 1		
Stimulus Daviso	Frame pulse: 50% Duty Cycle	Al Bit & Frame Dir: In 🔛	U Optical Right I I		
Sumaius Device	Thine parse. Solo buly cycle	Frame Cik Pater 48k Hz		-	
Output Sample Rate	Frame Clk: 📃 Invert 🗸 Shift Left	Hame Cic Rate. How Tiz			
48K HZ	151	MClk/FClk Ratio: 1024			
I2C Tool	Word Width: 32				
Input Configuration	Bit Depth: 24			Save Cancel	
Connector		1			
A2B V	Bitelk	nnnnnnnn	nnnnnnn		
11 923	Frame				
	Data1 MSB	Ch: 0	LSB MSE	3 Ch: 1	
Ch0: Chamile Control	Data2	Ch: 0	ISB MSE	3 Ch: 1	
Ch1: Chable	Court P				
Ch2: Chable					
Ch3: Chable				-	
Ch4: 🗹 Enable 🗸	4			>	
Advanced Setting	1				
6 6-t					
Sensor Ser					
Input Sample Rate					
46k Hz					
I2C Tool					
~					Output: A2B (16 Ch)24kHz Input: A2B (16 Ch)2

第4页共7页

MegaSig

Audio

Single Data Line:选择使用的Data数量,可选1或2,此处配置对应为SigmaStudio里节点的的TX/RX引脚 Channel:TDM mode 每组DATA数据传输数量,最大为16 MSB First: 数据第一位为高位 Justification: 选择数据左/右对齐 Frame pulse width: 帧脉冲宽度 Frame invert: 帧反转 Frame shift left : 帧左移 Word width:字宽,最高32位 Bit Depth:位深,最高32位

Clocks

Master Clk source:MCLK的时钟方向,可以外部/内部 A0 Bit&frame Dir:选择A0的BLCK的时钟方向 AI Bit&frame Dir:选择A0的BLCK的时钟方向(A0和AI输出时,只能选择其中一个OUT) Bit Clock Edge Sync:数据和BCLK的同步方向,可选在BCLK上升沿或者下降沿同步

Audio interface:

此处为配置外部输入输出接口的配置,指定数据发送到输入或者输出到外部接口。 LAN:选择需要输入/输出的数据线 Channel:第几路通道

*1. 外部音频接口配置被固定,需要改配置文件来搭配使用

2. 支持作为Master时,外部输入音频 给到指定AO channel,以及从AI channel中指定输出到外部输出音频接口。 (目前仅支持1个音频接口对应2路音频)

3. 此处的LAN选择的含义是,输出或输入到2条data中哪一条,和哪路channel 同时使用内部TDM接口的时候,如果是IN,数据会冲突。OUT则不影响

4. 如果要用Optical或者Analog的功能Channel必须≥2,只能是偶数倍

I2C 此处为烧录配置(写寄存器),模拟主节点时才需要配置。

A2B serial:选择设备的串口 A2B File:选择SigmaStudio导出的.h文件,从ADI SigmaStudio里面导出配置文件。 导出流程如下: 1.打开SigmaStudio的工程文件 2.右键选择PC导出,选择I2C Command list,导出.h文件





上述导出.h为写入链路上的寄存器,不包含外围设备的I2C。 如需使用I2C写入外围设备,参考如下写入规则:

2/h i2c comman			/ •/		
azo ze comman	ansen - popra	e Return			
(0x68u, (0x68u, (0x68u, (0x68u, (0x68u, (0x68u, (0x68u, (0x68u, (0x69u, (0x69u, (0x69u, (0x69u, (0x69u, (0x69u, (0x69u,	WRITE, WRITE, WRITE, WRITE, WRITE, WRITE, WRITE, WRITE, WRITE, WRITE, WRITE, WRITE, WRITE, WRITE,	eHD(H) 0x01u, 0x11u, 0x11u, 0x56u, 0x12u, 0x01u, 0x00u, 0x01u, 0x80u, 0x80u, 0x81u, 0x81u, 0x82u.	0x00u}, 0x4u}, 0x02u}, 0x01u}, 0x01u}, 0x00u] 0x53u} 0x20u}, 0x8Cu}, 0x8Cu}, 0x43u}, 0x11u}, 0x01u}	/* NOEADR */ /* SUFMT*/ * DATCH */ * DATCH */ * CANTROL */ * CONTROL	Rx-Ch 3 Rx0 A Tx-Ch AD2428 B
{0x69u,	WRITE,	0x83u, 0x01u,	0x01u), 0x01u)	/* CONTROL*/ (00和20代表操作第一个从节点, /* CONTROL*/ 01和21代表操作第二个从节点,以此类推)	
(0x69u, (0x69u, (0x69u, (0x69u, (0x69u, (0x69u, (0x69u, (0x69u, (0x68u, (0x69u, (0x69u,	WRITE, WRITE, WRITE, WRITE, WRITE, WRITE, WRITE, WRITE, WRITE, WRITE,	0x01u, 0x80u, 0x80u, 0x80u, 0x81u, 0x82u, 0x83u, 0x01u, 0x00u, 0x01u, 0x00u, 0x01u,	0x330/ 0x8Cu}, 0x8Cu}, 0x43u}, 0x11u}, 0x01u}, 0x01u}, 0x02u}, 0x53u}, 0x22u}, 0x8Cu},	マ CONIRO+ 3: 第二行格式为A2B Bus Address,00,53 パ CONIRO+ 北处输入外围设备的I2C地址, 如图,其中x53即为外围设备的I2C地址, パ CONIRO+ パ CONIRO+ 4: 第四行开始 输入需要写入寄存器地址和值 格式为A2B Bus Address,80u,BC パ CONIRO+ 化加速量 80为地址, BC为值)	Mode Mode Adv Addres Data Fundator Fundator Mode Mode Adv Addres Data Fundator Fundator Mode Mode Adv Addres Data Fundator Fundator Wolte L Data Data Fundator Fundator Fundator Wolte L Data Data Fundator Fundator Fundator Wolte L Data Data Fundator Fu
{0x69u, {0x69u, {0x69u,	WRITE, WRITE, WRITE,	0x80u, 0x81u, 0x82u,	0x43u}, 0x11u}, 0x01u},	/* CONTROL */ /* CONTROL */ /* CONTROL */ 第 641 行、第 1 列 100% Unix (LD) UTF-8	司任孫邦思址和指

③ 配置完成以后,点击Save,即进行烧录操作以及TDM格式配置。AI配置相同 烧录成功则会显示Node X OK,X为下游从节点的数量. 此处Node 0 OK,则代表找到1个从节点

SIO Lab - V2.0.2.61	100	0	×
File Language Report Remote Help			
Signal Path 0 V Add Tex Detec Tex			
Output Configuration ^			
Connector			
A28 ×			
Device			
U 923 🔹			
Output Channel Control			
Ch11, 💹 Enable ^			
Chila, 🚾 Enable			
Ch18, 💹 Enable			
Chi4, 🕅 Enable			
Ch18, 🗹 Enable 🗸			
Advanced Setting			
Stimulus Device Node 0 OK			
Data Sanah Rate			
OK OK			
12C Tool			
International Academic International Ac			
mpar comparison,			
Lonector			
U 923 V			
Inout Changle Costrol			
Che W Fable A			
Chi: 🗸 Enable			
Ch2: 🗹 Enable			
Ch3: 🛃 Enable			
Chit: 🗹 Enable 🗸			
Advanced Setting			
Server Set			
and the second			
IZC Tool			
Cutput: 128 (10 Cl)24442	nput: A28	(16 Ch)2	24kHz

第6页共7页



	(4) 12C	Toll:此	处う	内 取 即 步 取 即 步	5 设备的4	、地	同仔希值				
P	I2C Tool										×
U923 1⁄8	Seral										Start
No.	Register Address	Ragister Value	No.	Register Address	Ragister Value	No.	Register Address	Ragister Value	No.	Register Address	Ragister Value
<u>}</u> _											
									-		
									-		
_											
			-			-			-		
			-								
											v
											All □ Last Log

⑤ Add Test增加测试项目,此处示例增加示波器与功率谱,显示采集时域图和功率谱。 点击开始,即可模拟A2B节点,进行输入或输出数据传输



第7页共7页